

基于DDS技术的多功能信号源设计

毛群

(阿坝师范学院电子信息与自动化学院, 四川 汶川 623002)

摘要:以FPGA(EP1C3T144C8)为核心,在Quartus II开发平台上,采用层次化设计方法,利用DDS技术实现三相正弦信号输出、调幅(AM)、调频(FM)功能,进一步设计ASK数字调制解调,最终实现一款功能多样、扩展性和升级换代能力强的信号源,经功能仿真与测试,达到设计要求,系统电路简单可靠,成本低、升级变换灵活,在电子测量、通信等领域有一定应用空间。

关键词:三相正弦信号;FPGA(EP1C3T144C8);DDS;AM;FM

中图分类号:TN74 **文献标志码:**A **文章编号:**1673-1891(2018)03-0088-03

The Design of Multifunctional Signal Source Based on DDS

MAO Qun

(School of Electronic Information and Automation, Aba Normal College, Wenchuan, Sichuan 623002, China)

Abstract: Based on the development platform Quartus II, in which FPGA (EP1C3T144C8) is held as the core, a hierarchical design method is adopted to make three-phase sinusoidal signal output, frequency modulation and amplitude modulation available, so as to form a signal source with functional diversity, expansibility and upgrade capability by designing ASK digital modulation demodulation. The design requirements are met through functional simulation and testing. The system circuit, with its simplicity, reliability, low cost and upgrade flexibility, has some application space in the field of electronic measurement and communication.

Keywords: Three-phase Sinusoidal Signal Source; FPGA(EP1C3T144C8); DDS; AM; FM

0 引言

在通信、自动化或电测系统领域,如特种电源,电机控制等变频驱动中常用到高精度变频三相正弦信号源,同时,为适应不断变换的使用环境和对象,对信号源多功能性、稳定性及扩展性等方面也有更多需求。传统信号源设计常用模拟电路实现,模拟硬件对环境影响敏感,输出信号稳定性较差、频率范围小、扩展性差。近年来,信号源设计多采用DDS专用芯片加单片机等微处理器方案实现三相正弦信号输出^[1-3],但其灵活性和可升级换代性能相对较差,本文在此基础上进一步改进,利用直接数字频率合成(Digital Frequency Synthesis, DDS)^[5,6]及EDA技术^[7,8],采用自顶向下方法,以高性能数字器件FPGA芯片作为主要硬件资源设计多功能三相信号源^[9,10]。

1 DDS技术基本原理分析

DDS技术理论基础是依据取样定理,对连续时间信号进行抽样量化,得到一个与频率相对应的相

位序列,以此寻址,得到幅度序列,经数模转换获取模拟信号输出。结构如图1所示。

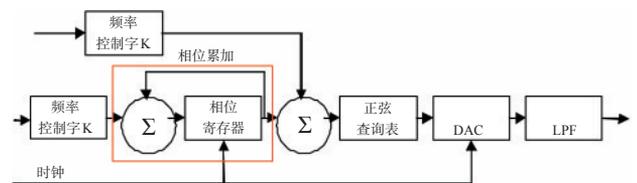


图1 DDS基本电路结构

DDS由参考时钟源,频率控制字,相位控制字,相位累加器,查询表、DA转换器和LPF构成^[11-12]。参考时钟由高稳定度晶体振荡器或时钟源产生,作用是控制DDS各组成电路同步协调工作;相位累加器由加法器和相位寄存器组成,相位累加器是DDS系统中最重要,其类似一个计数器,在参考时钟控制下,对频率控制字进行连续线性相位累加,合成信号的相位即相位累加器输出数据,DDS输出信号频率即相位累加器溢出频率;正弦查询表是一个可编程只读存储器,用于存储一周期的波形幅值;相位控制字控制输出信号初始相位,把相位控制字

收稿日期:2017-12-19

基金项目:阿坝师范学院青年基金(ASC15-17);阿坝师范学院质量工程项目(20170602)。

作者简介:毛群(1982—),四川自贡人,讲师,硕士,研究方向:应用电子技术和自动控制技术。

和相位累加器求和数据作为地址对正弦查询表寻址,查询表把输入地址相位信息对应到波形信号幅度上,从查询表得到代表波形信号幅值的离散量化值,经数模转换和低通滤波器(LPF)滤波,得波形信号^[3],故DDS是以数控振荡器方式产生频率、相位可调波形的一种信号合成技术。

2 信号源系统设计

信号源系统设计以FPGA为核心^[14],如图2所示。系统设计指标:(1)产生同步输出相差120°三路正弦信号;(2)三相正弦信号频率范围50~1 KHz,频率可调;相位差不随频率变化发生明显变化;(3)语音信号频率300 Hz,载波频率100 K,调制度0.5,输出AM调制波形;(4)能实现FM调制、ASK调制。

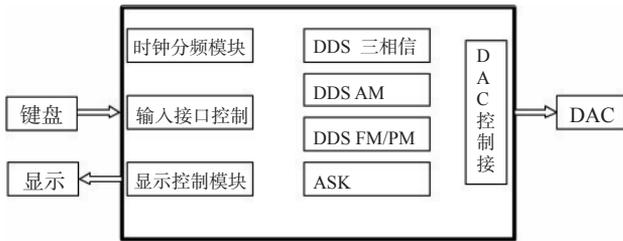


图2 系统组成框图

2.1 三相正弦信号FPGA设计

2.1.1 系统时钟设计

系统时钟50 MHz,利用计数器分频获得8 Hz, 1 KHz, 1 MHz三个时钟信号,分别用于扫描按键输入、数码管动态扫描和控制DDS系统工作。

2.1.2 相位累加器设计

改变ROM的地址即可输出对应波形信号,信号频率计算如DDS方程(1)所示

$$f_{out} = Kf_{clk} / 2^N \quad (1)$$

式中 f_{out} 输出频率, f_c 采样时钟, N 相位累加器位数, K 频率控制字。根据要求:欲三相正弦信号输出频率范围50~1 KHz,累加器按步进为1(频率控制字 $K=1$)累加直至溢出一遍频率即为频率步进值^[5],也是输出信号最低频率,当 N 取16,最小输出频率可达15 Hz,满足系统最低输出50 Hz要求,由输出频率达到1 KHz,可得三相正弦信号最大频率字输入 $K=66$,为使输出波形不失真,频率控制字位宽取7位,高位添0,加法器为16位^[6],本设计中存储器深度256字,地址线和输出数据线均8位,取相位地址输出高8位寻址,舍低位,相位累加器位宽取16位,时钟控制下对频率控制字累加,相位累加器累加结果高8位作为正弦ROM地址。

2.1.3 三相相位控制器设计

由DDS原理,改变相位控制字可控制信号相位偏移,因此通过相位控制字模块设计实现三个正弦波初始值设置。欲实现相差120°三相正弦信号,原理同单相,只需增加两个具有固定相偏的相位控制加法器控制基准信号外的两路信号初始相位,及三个波形数据存储单元^[7],利用相位控制字设置三个正弦波初始值。相位偏移公式见式(2)。

$$P_{offset} = P_c / 2^N \quad (2)$$

式中 P_{offset} 相位偏移量, P_c 相位控制字。具体设计:相位加法器字长位宽 N 取8,由式2计算三个相位偏移量分别为 $P_1=0; P_2=28 \times 120^\circ / 360 = 85.3^\circ$,取整85; $P_3=28 \times 240^\circ / 360 = 170.6^\circ$,取整171,设定上述相位偏移量,可实现相差120°的三相正弦信号^[8]。

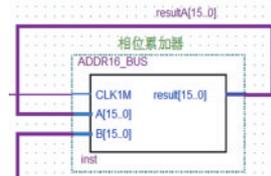


图3 相位累加器

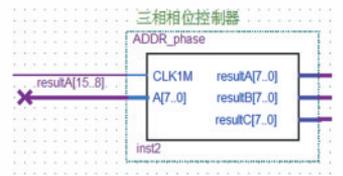


图4 三相相位控制器

2.1.4 波形存储器设计

通过Matlab或C生成.mif数据文件作为ROM内波形数据文件^[15],采用调用QuartusII的宏功能模块LPM_ROM完成ROM设计。

按DDS原理,调用上述模块元件进行三相正弦信号顶层设计,例化成三相正弦信号模块如图5,仿真图6表明设计正确。

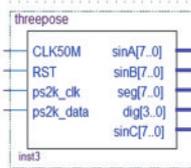


图5 三相正弦信号发生器模型

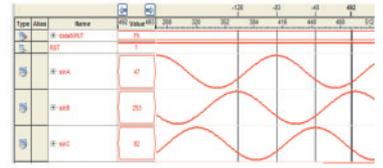


图6 三相正弦信号仿真图

2.2 AM和FM的FPGA设计实现

结合DDS技术和幅度调制(AM)、频率调制(FM)原理,采用DDS实现AM、FM调制电路^[16-17],AM设计模型和仿真见图8和图9,FM设计模型和仿真见图8和图9。

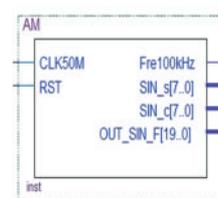


图7 AM电路

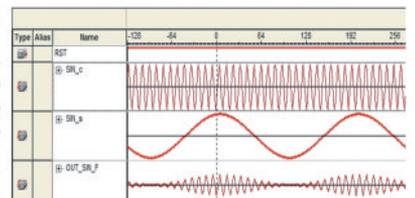


图8 AM仿真

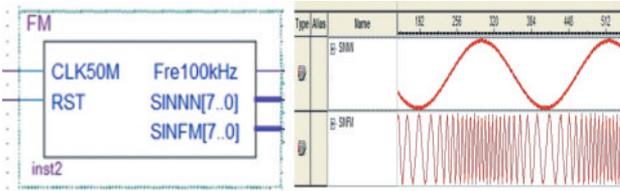


图 9 FM 电路

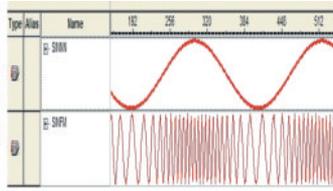


图 10 FM 仿真

2.3 ASK 调制的 FPGA 设计实现

调制解调模块设计:由随机序列发生器产生随机二进制序列,送给 ASK 调制模块,调制输出信号,再送给解调模块解调,还原随机序列,设计原理图如图 11 所示。

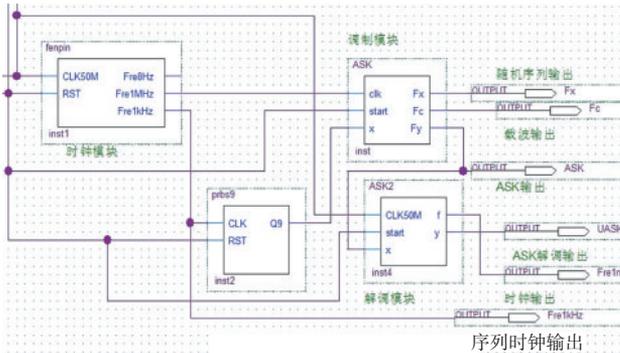


图 11 ASK 调制解调原理图

2.4 系统 FPGA 设计实现

采用层次化设计方法,综合各功能模块,可得信号源,设计原理图如图 12 所示。

3 系统指标测试

三相正弦信号示波器测试数据见表 1,利用每两路信号峰峰值时间差可判定,信号间相位互差 120°,输出频率越高,输出波形质量相对变差,这由周期内采样点数变化引起。AM,FM,ASK 调制仿

参考文献:

- [1] 杨建华.基于 FPGA 和 DDS 技术的多通道信号源设计[J].计算机与数字工程,2017(8):1657-1759.
- [2] 王培,李涪帆.基于 FPGA 三相正弦信号发生器的设计[J].物联网技术,2014(4):61-62.
- [3] 赖义汉,李建华.基于单片 FPGA DDS 波形发生器设计与测试[J].贵阳学院学报(自然科学版),2013(6):22-24.
- [4] 邹宏.基于 FPGA 的三相高精度工频信号源的设计和实现[D].杭州:杭州电子科技大学,2012.
- [5] 黄玉健,黄永庆.基于 FPGA 的 DDS 多功能信号发生器的设计[J].梧州学院学报,2017(6):11-15.
- [6] ZHOU J M.Spurious Reduction Techniques for DDS-Based Synthesizers[J].IEICE Transaction on Electronics,2009,92(2): 252-257.
- [7] 吴厚航.深入浅出玩转 FPGA[M].北京:北京航空航天大学出版社,2010:23-120.
- [8] 潘松.黄继业.EDA 技术实用教程[M].北京:科学出版社,2002.
- [9] 王飞.基于 FPGA 的三相正弦信号发生器设计[J].电子元件应用,2008,2(10):39-40.
- [10] 晏勇.基于 FPGA 三相正弦信号发生器的设计与实现[J].电气自动化.2014,7(2):38-39.
- [11] 毛群,王世旭.基于 FPGA 和 DDS 技术的正弦信号发生器设计[J].现代电子技术,2010(5):118-120.
- [12] 崔永俊,王晋伟,等.基于 FPGA 的 DDS 信号发生器的设计与实现[J].电子器件,2016(4):339-342.
- [13] 陈国童.基于 DDS 技术相位可调的低频信号源硬件实现[J].赤峰学院学报(自然科学版),2014,2(3):42-44.

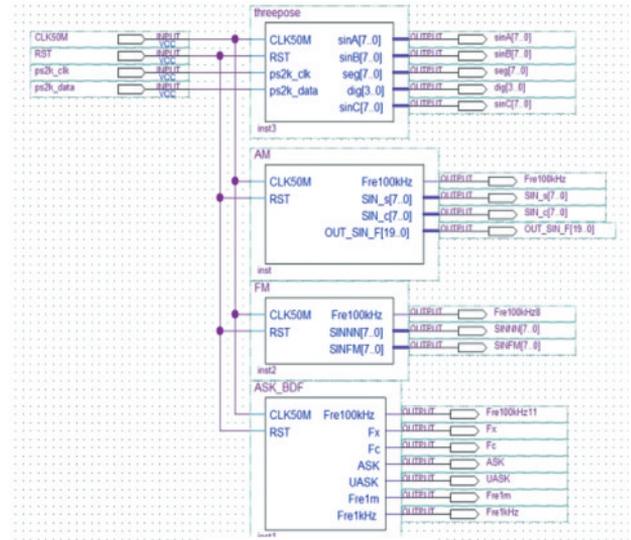


图 12 系统原理图

真测试成功,满足系统设计要求。

表 1 三相正弦信号频率测试表

理论频率	测试频率	Hz
15.25	15.2	
50	50.01	
105.97	106	
1007	1005	

4 结语

利用 FPGA 可重构特点以及 ROM 的可编程性,改变存储波形可以实现任意波形三相信号发生器,同理,本设计的 AM,FM 模块调制信号及 ASK 调制解调信号也可以灵活更改,还可在现有硬件资源上增加 PSK,FSK 等高精度数字调制和正交调制,以适应更宽领域需求。

评估^[13]。(3)开展敏捷测试实践教学初期,需要学生系统了解一些诸如单元测试、自动化测试等相关技术,这些前期预备知识又是需要学生以课外自主学习方式所完成的。所以,在当前“后MOOC”时代下如何把敏捷测试实践教学环节有效的融入到学生对软件测试课程的SPOC(小规模限制性在线课程)混合学习中,能充分体现出SPOC混合学习效果的优越性,提高学生学习兴趣,这也将是今后要做的工作。

参考文献:

- [1] 田明君,井辉,张月.校企合作共建“软件测试方法与设计”课程探究[J].江苏第二师范学院学报(自然科学版),2014,30(11):121-122.
- [2] 李绘卓,唐峻,范勇.基于敏捷测试的软件测试实践教学[J].计算机教育,2017(3):155-156.
- [3] 张福勇.面向应用型人才培养的软件测试案例教学探讨[J].东莞理工学院学报,2016,23(1):109-110.
- [4] 曹栋.敏捷测试在银行IT领域中的研究与分析[J].电子技术与软件工程,2014(16):98-99.
- [5] 秦瑶祺.敏捷测试在电商网站项目中的应用[D].上海:华东理工大学,2017.
- [6] 余久久.高职软件测试课程实践教学过程考核体系的探索[J].通化师范学院学报,2017(2):101-102.
- [7] 余久久,张佑生,傅廷亮.软件测试课程教学思考[J].安庆师范学院学报(自然科学版),2013,19(4):121-124.
- [8] 刘强,陈越,骆斌,等.“软件工程”课程教学实施方案[J].中国大学教学,2011(2):41-43.
- [9] 余久久.应用型本科软件工程课程敏捷方法实践教学探索[J].西昌学院学报(自然科学版),2017,31(4):97-99.
- [10] 吴俊.敏捷测试在S银行软件项目中的应用研究[D].上海:东华大学,2017.
- [11] 朱少民.软件工程敏捷方法的实验框架及实施[J].计算机教育,2014(7):55-56.
- [12] 朱少民.软件测试[M].2版.北京:人民邮电出版社,2016.
- [13] 曾明星,王晓波,周清平,等.基于云计算的软件工程专业校企合作实训平台构建研究[J].现代教育技术,2013,23(1):107-111.
- [14] 李劲华,贾冬雪,赵毅.基于云架构的软件测试实验教学平台[J].实验技术与管理,2015,32(11):138-139.

(责任编辑:蒋召雪)

(上接第90页)

- [14] 毛群.基于DDS技术的三相信号源设计[D].成都:电子科技大学,2014.
- [15] TURNER S E, CHAN R T, FENG J T. ROM-Based Direct Digital Synthesizer at 24 GHz Clock Frequency in InP DHBT Technology[C]. IEEE Microwave and Wireless Components Letters, 2008.
- [16] 毛群.基于FPGA的DDS调频信号发生器设计与实现[J].西昌学院学报(自然科学版),2014(12):57-59.
- [17] 姬国庆,冯春.基于DDS技术的线性调频脉冲信号的实现[J].电子技术,2015(9):6-8.

(责任编辑:曲继鹏)