

基于FPGA的DDS调频信号发生器设计与实现*

毛群^{1,2}, 王仕旭¹, 王建国²

(1.阿坝师范高等专科学校应用物理研究所, 四川 汶川 623002;

2.电子科技大学电子工程学院, 四川 成都 610054)

【摘要】模拟调制系统中, 总结起来有两种调频方法, 直接调频法可以获得较大频率偏移, 但频率稳定低, 温漂时漂都比较大, 间接调频法频率稳定高, 但是电路十分复杂。针对上述传统模拟调频方法的不足, 从信号调频基本原理出发进行理论推导, 结合DDS技术基本工作原理进行设计, 利用FPGA来实现DDS调频信号的产生。并着重介绍了DDS调频原理及电路实现过程, 给出了FPGA设计的仿真和示波器测试图, 整个电路硬件单元简单, 稳定性好, 实验结果表明该设计是有效的。

【关键词】直接数字频率合成器; 调频; 现场可编程门阵列; QuartusII

【中图分类号】TP274 **【文献标识码】**A **【文章编号】**1673-1891(2014)04-0057-03

1 引言

为有效提高信号的传输效率与抗干扰能力, 必须对传输信号进行调制, 信号调制是指把信号转换成合适在信道中传输的形式的一种过程。调频是通信信号处理的常用手段, FM是Frequency Modulation的简称即调频。FM是一种让载波的瞬时频率变化按照调制信号的变化规律变化的调制方式。在传统的模拟调制系统中, 常用的调频方法是直接调频法和间接调频法, 前者用变容二极管实现直接调频, 可以获得较大频率偏移, 但频率稳定低, 温漂时漂都比较大; 间接调频法频率稳定高, 需要多次倍频和混频, 因此电路往往十分复杂。

上世纪七十年代初, 国外学者提出了一种从“相位”概念出发直接合成所需要波形的频率合成技术理念, 这种频率合成技术原理是采用全数字技术, 这就是直接数字频率合成技术^[1], 简称为DDS。DDS技术具有频率分辨率高、频率转换时间短、相位变化连续、输出信号频率稳定度高、相对带宽较宽、输出波形灵活、可编程全数字化, 以及可方便实现各种调制等优越性能等优点^[2]。可编程逻辑器件具有可编程可重构性、速度快、规模巨大的优点, 并且拥有功能十分强大的EDA软件支持, 能很好地满足DDS技术的实现对高速和高性能硬件的依赖, 所以很适合于实现DDS技术。虽然DDS专用芯片生产厂商先后推出了许多高性能、多功能的专用DDS芯片为用户提供了多种选择, 但是这些DDS专用芯片的控制方式固定, 远远满足不了系统在控制方法、工作频率、速度等方面的需求, 所以, 利用高性能FPGA器件设计DDS电路来满足系统需求是一个非常具有吸引力的解决方案, 本文即是利用DDS技

术和EDA技术, 进行调频信号发生器的设计。

2 DDS调频信号设计

2.1 DDS技术

DDS主要组成结构如图1所示

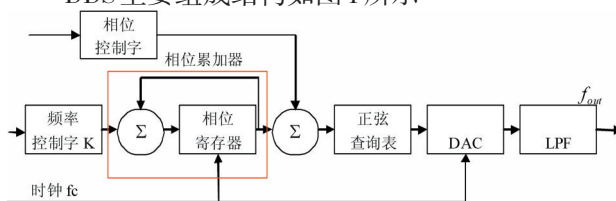


图1 DDS基本电路结构框图

DDS由参考时钟源, 频率控制字, 相位控制字, 相位累加器, 查询表、DA转换器和LPF组成。参考时钟一般由稳定度较高的晶体振荡器产生或者来自于其他高稳定度的时钟源, 其作用是控制DDS系统的各组成电路同步协调工作; 相位累加器由加法器和相位寄存器构成的, 它是DDS中的最为重要部分, 相位累加器在DDS中相当于一个计数器, 相位累加器的主要作用是在参考时钟控制下, 连续对频率控制字进行线性相位累加, 把从相位累加器输出的数据作为合成信号的相位, DDS系统输出信号的频率就是相位累加器的溢出频率; 查询表是一个可编程只读存储器, 其作用是存储一个周期波形信号的幅度值, 只是这些幅值都是以相位为地址的波形信号的幅度采样编码值^[2]; 相位控制字可以控制输出信号的初始相位, 将相位控制字和相位累加器做加法运算所得数据作为一个地址对查询表进行寻址, 查询表把输入的地址相位信息对应到波形信号的幅度信息上, 从查询表得到的是代表波形信号幅值的离散量化值, 需要由D/A转换器进行数模转换, 最后通过低通滤波器滤波, 得到所需要的波形

收稿日期: 2014-10-15

*基金项目: 四川省科技厅科研项目(项目编号: 2011JYZ031)。

作者简介: 毛群(1982-), 女, 四川自贡人, 硕士, 讲师, 主要从事应用电子技术教学和科研。

信号^[3]。

2.2 DDS 调频信号框图设计

根据信号调频原理,需要双 DDS 电路结构方可实现调频信号产生,由 DDS 电路的工作原理,在实现 DDS 调频时,得把调制信号的幅度值转化为载波 DDS 电路的频率控制字,由此控制载波 DDS 模块输出的调频信号频率,从而实现 FM 调制^[3],设计难点在于如何将调制信号幅度转化到载波 DDS 电路的频率控制字,为解决难点问题,下面来分析频率调制基本原理,进而总结完成频率调制过程的关键思想,最后才能在 FPGA 中设计 FM 硬件电路模块。现在假设某单一频率调制信号:

$$u_{\Omega}(t) = U_{\Omega} \cos \Omega t \quad (1)$$

载波信号:

$$u_c(t) = U_c \cos \omega_c t \quad (2)$$

则 FM 输出:

$$f_{FM}(t) = U_c \cos[(\omega_c + K_{FM} u_{\Omega}(t))t] \quad (3)$$

公式(3)中, K_{FM} 为频偏常数, Ω 为调制信号角频率, ω_c 是载波角频率

根据 DDS 方程:

$$f_o = \frac{K}{2^N} f_{clk} \quad (4)$$

变形为:

$$K = \frac{f_o 2^N}{f_{clk}} \quad (5)$$

则载波 DDS 模块的频率控制字可以表示为:

$$K = \frac{[f_c + (K_{FM} / 2\pi) \times u_{\Omega}(t)] \times 2^N}{f_{clk}} \quad (6)$$

由于 DDS 调制信号幅度是离散序列的,假设为 $u_{\Omega}[n]$,若其量化位数是 M 位,则 $u_{\Omega}[n]$ 取值区间为 0 到 $2^M - 1$,现将调制 DDS 电路 ROM 的样本归一化处理,考虑实际调制信号幅度系数为 A,波形相对偏移量为 A_{offset} ,则公式(6)变形为:

$$K = \frac{[f_c + (K_{FM} / 2\pi) \times A(A_{offset} + u_{\Omega}[n])] \times 2^N}{f_{clk}} = \frac{[f_c + (K_{FM} / 2\pi) \times A A_{offset}] \times 2^N}{f_{clk}} + \frac{[K_{FM} / 2\pi \times A] \times 2^N u_{\Omega}[n]}{f_{clk}} \quad (7)$$

$$= K_{start} + K_{step} u_{\Omega}[n]$$

公式(7)表达了 DDS 调频时生成载波 DDS 电路频率控制字的方法, K_{start} 初始频率控制字, K_{step} 步进频率控制字, $u_{\Omega}[n]$ 是调制信号序列,由 DDS 调制模块电路实现,可得图 2 DDS 调频电路基本结构:(K 为频率控制字)。

本设计中调制信号 $u_{\Omega}[n]$ 量化位数为 M=8 位,相位累加器位宽为 16 位,公式(7)中 $K_{step} u_{\Omega}[n]$ 频率步进与调制波序列之乘积应与载波 DDS 模块的相位累

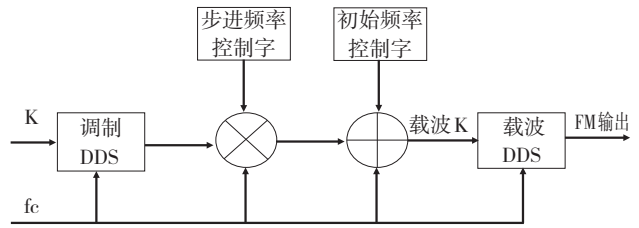


图 2 DDS 调频电路基本结构图

加器位宽相同,即 16 位,所以步进频率控制字位宽为累加器位数减去调制信号序列量化位数,即 $16-8=8$ 位。最后,用载波频率 f_c 和最大频偏 Δf_{offset} 表示调频信号频率。而调频信号幅度偏移 A_{offset} ,起始频率 f_{start} 及步进频率 f_{step} 表示如下:

$$A_{offset} = -2^M - 1 \quad M \text{ 为量化位数} \quad (8)$$

$$f_{start} = f_c - \Delta f_{offset} \quad (9)$$

$$f_{step} = \Delta f_{offset} / 2^{M-1} \quad (10)$$

根据上述推导和 DDS 基本原理,由起始频率 f_{start} 及步进频率 f_{step} 可以推出 K_{start} , K_{step} 。根据上述参数及基本公式,完成 DDS 调频电路设计^[4-5]。

3 DDS 调频信号发生器的 FPGA 电路设计

DDS 调频信号发生器的设计采用 Altera 公司的 Cyclone 系列 EPIC3T144C8 FPGA 芯片为核心,系统时钟为 50Mhz,采用 VHDL 语言完成设计描述,设计电路如图 3 所示, SINNN[7..0] 为调制信号输出端口, SINFM[7..0] 为已调高频信号输出端口。

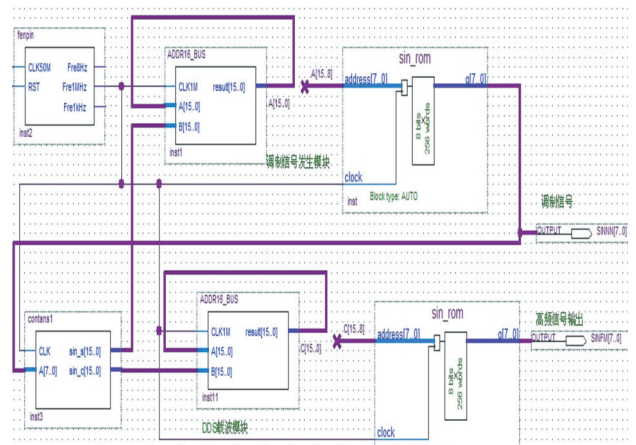


图 3 DDS 调频电路原理图

4 仿真测试

在完成设计后,通过 QuartusII 进行编译和功能仿真验证以检查设计功能实现情况,在此使用了已经集成到 Quartus II 开发软件中的嵌入逻辑分析仪 SignalTapII Logic Analyzer 进行仿真,在 SignalTapII 数据窗通过 JTAG 口观察到来自 FPGA 内部的实时 FM 调制信号(包括调制信号),如图 4 为 DDS 调频信号仿真波形图。

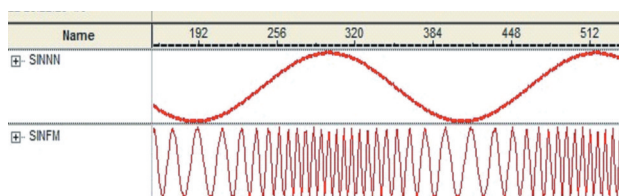


图4 DDS调频信号仿真波形图
通过示波器接收DDS调频信号如下图5所示。

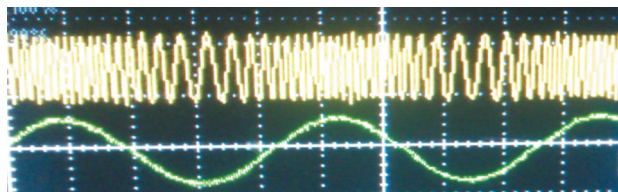


图5 FM调制示波器测试波形图

由上可见,本文设计理论及设计电路正确可行,说明了在FPGA上可以通过数字化方式实现模拟信号的频率调制,这种设计方案较模拟电路设计调频信号稳定性和实用性更好。

5 总结

用FPGA实现DDS调频信号电路比采用专用的DDS芯片更为灵活,只要改变FPGA中的ROM的数据和控制参数,DDS就可以产生不同的调制波形,并且DDS设计嵌入到FPGA芯片的所构成的系统的设计方案几乎不会增加设计成本,所以,基于FPGA进行DDS设计具有很大的灵活性和很高的性价比,这种自行设计方案得到了越来越广泛的应用。

注释及参考文献:

- [1] Tierney, Joseph . Rader, C.M.Gold, B. A digital frequency synthesizer[J]. Audio and Electroacoustics, IEEE Transactions on (Volume:19, Issue: 1), On pages:48-57.
- [2] 张涛,陈亮.现代DDS的研究进展与概述[J].电子产品世界,2008(10):133-136.
- [3] 邓岳平.任意波形发生器硬件系统设计与实现[D].江苏大学,2010:33.
- [4] 彭龙.200MSPS任意波形发生器数字电路设计[D].电子科技大学,2012:34-36.
- [5] 刘红文.基于FPGA的软件无线电数字接收机的研究[D].武汉理工大学,2009:36-37.

Design and Implementation of DDS Modulation Signal Generator Based on FPGA

MAO Qun¹, WANG Shi-xu¹, WANG Jian-guo²

(1.Institute of Applied Physics of Aba Teachers College, Wenchuan, Sichuan 623002; 2.School of Electronic Engineering, University of Electronic Science and Technology of China, Chengdu, Sichuan 610054)

Abstract: In the analog modulation system, there are two kinds of frequency modulation method to sum up. The direct frequency modulation method can obtain large frequency offset, but frequency stability is low, temperature drift and time drift are relatively large; indirect frequency modulation method for frequency stability is high, but the circuit is very complex. Aiming at the lack of traditional analog frequency modulation method, theoretical derivation is made from the basic principle of signal frequency modulation, combining the basic work principle of DDS technology to design, using FPGA to achieve the generated DDS FM signal. It focuses on the DDS modulation principle and circuit realization process. provides simulation and oscilloscope test chart FPGA designis. The whole hardware circuit unit is simple, the stability is good, the experimental results show that the design is effective.

Key words: direct digital frequency synthesizer; frequency modulation; field programmable gate array; QuartusII