

doi: 10.16104/j.issn.1673-1891.2023.02.010

一种光开关阵列驱动控制电路设计方法

徐艳霞, 徐济成, 汪海威

(安徽中澳科技职业学院信息工程与艺术设计系, 安徽 合肥 230041)

摘要:针对数据中心光交换阵列切换慢、延时大的技术问题,提出了一种大规模光开关阵列驱动控制电路设计方法。在介绍大规模光开关阵列驱动控制电路原理的基础上,先设计出单路高速、幅度可调光开关控制电路,进而设计了2 000路光开关阵列驱动控制电路,并给出了主要芯片的选型依据,最后通过实验验证了设计的正确性。通过创造性地使用2个数字电位器和1个高速开关,实现了高电平和低电平均可调节的驱动控制电路设计,为光开关阵列驱动控制电路的设计提供了参考和借鉴。

关键词:光开关;光通信;光交换阵列;驱动控制电路

中图分类号:F0-4;G642 **文献标志码:**A **文章编号:**1673-1891(2023)02-0061-05

A Design Method of Drive and Control Circuit for Optical Switch Array

XU Yanxia, XU Jicheng, WANG Haiwei

(Department of Information Engineering and Art Design, Anhui Zhong-Ao Institute of Technology, Hefei, Anhui 230041, China)

Abstract: Aiming at the technical problems of slow switching and large delay of optical switching array in data center, a design method of drive and control circuit for large-scale optical switching array is proposed. On the basis of introducing the principle of large-scale optical switch array drive and control circuit, a single high speed, amplitude adjustable optical switch control circuit is designed first, and then 2 000 optical switch array drive and control circuits are designed, and then the selection basis of main chips is given. Finally, the correctness of this design is verified through experiments. By creatively using two digital potentiometers and one high-speed switch, the drive control circuit design with adjustable high level and low power average is realized, which provides a reference for the design of the drive and control circuit of the optical switch array.

Keywords: optical switch; optical communication; optical switching array; drive and control circuit

0 引言

高速光开关是光交换系统中最基本和最核心的部件,未来全光交换要满足高速大容量和低时延交换的要求,快速切换的光开关必不可少^[1]。以光开关为基本单元构成光开关矩阵,在全光通信网络中广泛应用,除了光开关矩阵本身的设计原理与结构外,其控制和驱动电路也是影响光开关矩阵性能的重要因素^[2]。控制和驱动电路的作用是根据路由信息来控制开关单元的动作从而实现开关功能,控制和驱动电路也影响开关的速度、功耗等特性^[3]。李运涛等^[3]介绍了不同形式光开关的控制和驱动电

路,包括微机电光开关、电光开关、热光开关等,但并未给出光开关阵列驱动控制的设计方法;钟昌锦等^[4]、李显尧等^[5]介绍了光开关阵列的构成及工作原理,但同样未提供光开关阵列驱动控制电路的设计方法。

本文使用2个数字电位器和1个高速开关,提出了一种高电平和低电平均可调节的大规模光开关阵列驱动控制电路设计方法,基于现场可编程门阵列(FPGA)控制技术,设计了单路高速、幅度可调光开关控制电路。在此基础上,设计了2 000路光开关阵列驱动控制电路,核心指标上升沿和下降沿的设计目标值均小于2 ns,而在实践中达到了驱动

收稿日期:2022-10-13

基金项目:安徽省高等学校自然科学研究项目(KJ2021A1508);安徽省高等学校质量工程项目产教融合实训基地(2021cjr023);安徽省高等学校质量工程项目课程思政示范课程(2020szsflk0528)。

作者简介:徐艳霞(1984—),女,湖北荆州人,讲师,硕士,主要研究方向:工业互联网应用的教学与科研。

脉冲上升沿和下降沿均小于 1 ns 的技术指标。本文所提出的光开关阵列驱动控制电路设计方法,无论对于数据中心海量数据光路由的快速切换控制,还是对于高速数据低延时传输都具有重要的意义。

1 光开关阵列驱动控制电路原理

本文提出的光开关阵列驱动控制电路包括输

入单元、控制电路和输出接口 3 部分(图 1)。输入单元的主要功能有 2 个:一是接收上位机的控制指令并通过控制接口送给控制电路;二是实时显示 $n(n \geq 2)$ 路光开关阵列中不同通道的工作状态。输出接口对外输出控制电路产生的控制信号。本文重点介绍控制电路的原理。

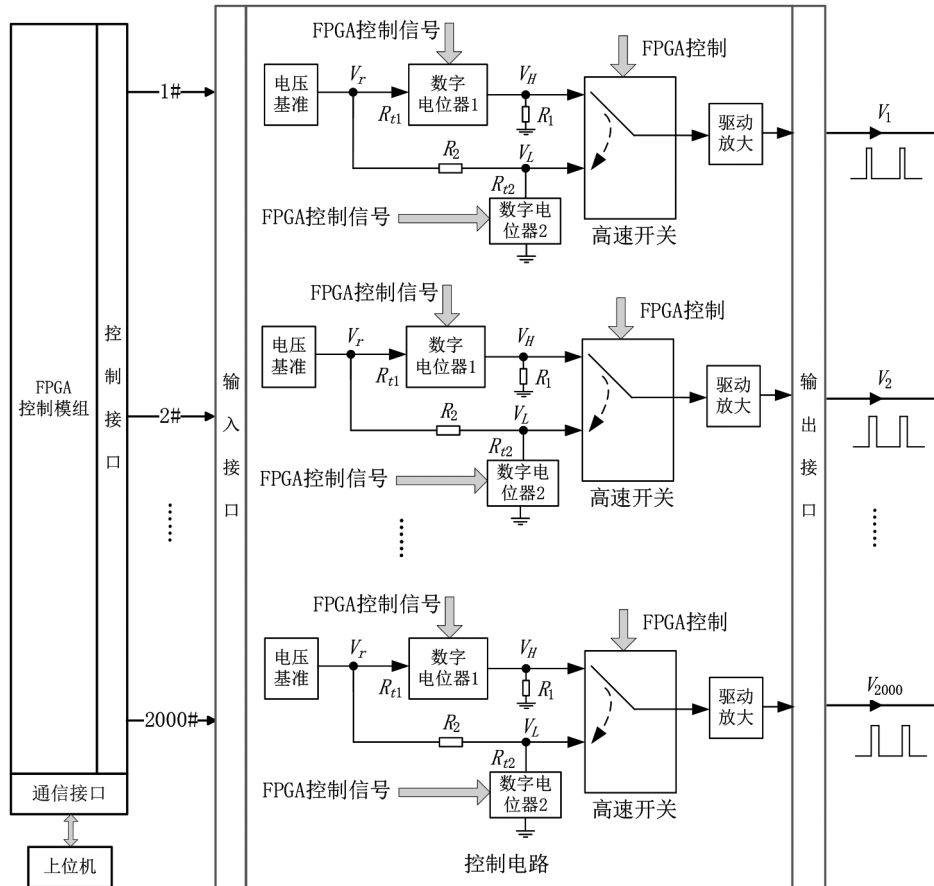


图 1 大规模光开关阵列驱动控制电路原理

控制电路的主要功能是产生大规模、快速切换、幅度可调节的光开关驱动控制信号,其原理是电压基准产生幅度固定的电压信号(不小于控制信号的高电平),电压基准的输出与数字电位器相连,数字电位器与固定电阻一起构成分压电阻网络,数字电位器的电阻值 R_{e1} 受 FPGA 控制信号控制,即 FPGA 控制信号不同,串联在分压电阻网络中的电阻值 R_{e1} 不同(电阻最小为 0),因电压基准是固定值,从而分压电阻网络可以通过 FPGA 的控制信号产生幅度可调的高电平信号 $V_H = V_r \times R_1 / (R_{e1} + R_1)$ 。当数字电位器的电阻为 0 时,高电平取得最大值,其数值等于基准电压。同理,电压基准与固定电阻 R_2 连接,固定电阻 R_2 与数字电位器 R_{e2} 一起构成分压电阻

网络,数字电位器 R_{e2} 的电阻值同样受 FPGA 控制信号控制,即 FPGA 控制信号不同,串联在分压电阻网络中的电阻值 R_{e2} 不同,最小阻值为 0,即接地,因电压基准是固定值,从而分压电阻网络可以通过 FPGA 的控制信号产生幅度可调的低电平, $V_L = V_r \times R_2 / (R_{e2} + R_2)$ 。当数字电位器的电阻为 0 时,低电平取得最小值 0。高速开关通过 FPGA 实现开通或关断(二选一),开通时输出幅度可调的高电平信号,切换至关断时,输出幅度可调的低电平信号,在高电平与低电平之间不断切换时,会产生幅度可调的控制信号。高速开关的输出与驱动放大器连接,用于对控制信号进行放大,提高带负载的能力。

2 设计与实现

2.1 单路高速光开关控制电路的设计

在数据中心广泛使用硅基光开关,开关控制时间从几百微秒到几纳秒不等,如美国得克萨斯大学 Ray T. Chen 课题组报道的 2x2 热光开关结构,其开关的上升时间为 460 μs,下降时间为 400 μs^[5-6],而 IBM T.J.Waston 研究中心研制的电光开关,已实现了开关时间小于 4 ns^[7]。不同类型的光开关开关时

间不同,根据具体应用领域选择不同类型的光开关,对标国外同类产品的开关时间,结合高速数据传输对光开关的要求,本文核心指标设计为上升沿和下降沿均应小于 2 ns,开关速度向下覆盖微秒、毫秒等不同应用领域的设计要求,高电平在 4~5 V 可调,低电平在 0~1 V 可调。2 000 路光开关阵列驱动控制电路以单路高速光开关控制电路的设计为基础,单路幅度可调高速光开关控制电路如图 2 所示。

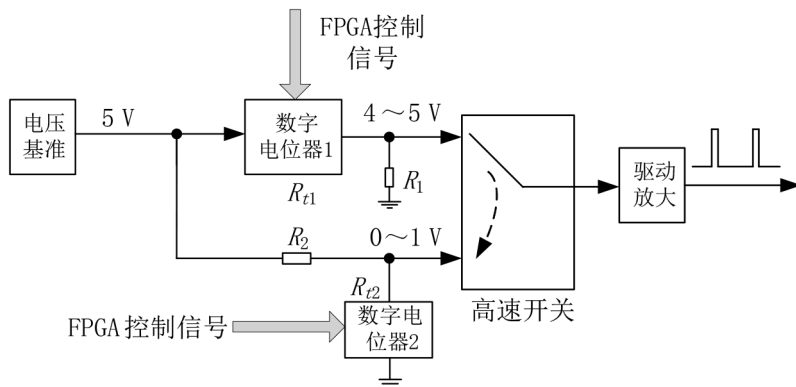


图 2 单路高速光开关控制电路原理

图 2 中,数字电位器接收 FPGA 的数字控制信号,不同的数字控制信号对应不同的输出电阻值,当数字电位器 1 输出电阻 $R_{11} = \frac{1}{4}R_1$ 时,电压基准选 5 V,则输出高电平为 4 V;当 R_{11} 输出电阻为 0 时,输出高电平为 5 V,因此 R_{11} 的取值可选 $0 \sim \frac{1}{4}R_1$ 。同理,当数字电位器 2 输出电阻 R_{22} 为 0Ω 时,低电平输出为 0,当 R_{22} 输出电阻为 $\frac{1}{4}R_2$ 时,低电平输出为 1 V, R_{22} 的取

值可选 $0 \sim \frac{1}{4}R_2$ 。经数字电位器 R_{11} 和 R_1 分压得到 4~5 V 的高电平信号,经驱动放大后输出高电平信号;同理,5 V 的电压基准信号经数字电位器 R_{22} 和 R_2 分压得到 0~1 V 的低电平信号。通过高速模拟开关实现高速开关信号的输出。

图 2 中,输出高速开关信号的上升沿和下降沿的实现取决于高速开关在 2 种状态之间的不断切换,高速开关的选型设计如图 3 所示,其中 1、3、4、6 是模拟开关芯片的电引脚。

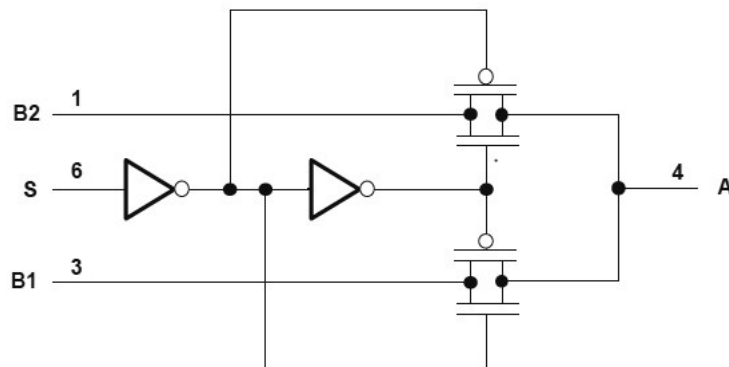


图 3 高速模拟开关逻辑图

选用 TI 公司的单刀双掷模拟开关 sn74lvc1g3157,其电路结构如图 3 所示。图 3 中,S 为开关切换控制信号输入端,B1、B2 可作为输入端,对应的 A 为输出

端,4~5 V 的高电平信号、0~1 V 的低电平分别通过 B1、B2 端输入,S 端接收外部开关切换信号,使得输出端 A 不断的与 B1 或者 B2 接通,当 A 与 B1 接通

时输出的是高电平,当与 B2 接通时输出的是低电平。该模拟开关在供电电压(Volt Current Condenser, VCC)供电操作下,允许轨对轨信号切换。供

VCC 不同,模拟开关的开关速度也不相同,不同供电电压下的开关特性如表 1 所示。

表 1 不同供电电压下的开关特性

供电电压/V	t_{pd}/ns		t_{cn}/ns		t_{dis}/ns	
	Min	Max	Min	Max	Min	Max
1.8 ± 0.2		2.0	7.0	24.0	3.0	13.0
2.5 ± 0.2		1.2	3.5	14.0	2.0	7.5
3.3 ± 0.3		0.8	2.5	7.6	1.5	5.3
5.0 ± 0.5		0.3	1.7	5.7	0.8	3.8

在表 1 中, t_{pd} 表示电脉冲信号的上升时间, 供电电压选用 5 V, 由表 1 可知, 开关信号上升时间最长仅为 0.3 ns, 满足开关速率的要求。

2.2 2 000 路光开关阵列驱动控制电路的设计

基于本文提出的大规模光开关阵列驱动控制电路原理, 在设计单路高速光开关控制电路的基础上, 设计了 2 000 路光开关阵列驱动控制电路。2 000 路开关信号高电平为 4~5 V, 低电平信号为 0~1 V, 且 2 000 路信号输出各不相同, 对于高电平和低电平, 压差均只有 1 V, 1 V 的电压倘若分成 2 000 份, 相邻通道压差仅有 0.5 mV, 如此小的电信号很难识别也无法区别不同通道。为了解决通道数多与相邻通道分辨率的问题, 采用数组的方式, 即将 2 000 路输出信号分成 45×45 的数组输出: 将高电平 4~5 V 分成 45 份, 同样将低电平 0~1 V 也分成 45 份, 每份即相邻通道间隔约 22.2 mV, 取整 22 mV。高电平输出为 4、4.022、4.044、……、4.968 V; 同样, 低电平输出为 0、0.022、0.044、……、0.968 V。采用数组输出 2 000 路的逻辑控制如表 2 所示。

由表 2 可知, 相邻通道间隔为 22 mV, 2 000 路输出电信号彼此各不相同, 上位机指令与输出电脉冲的低电平、高电平组合成一一对应关系, 如上位机指令输入(0, 0)时对应输出低电平为 0, 高电平为 4 V; 输入指令为(0, 1)时, 输出低电平为 0, 高电平为 4.022 V, 以此类推, 当上位机指令输入(44, 44)时, 输出低电平对应 0.968 V, 高电平对应 4.968 V。

由 2.1 可知, 对于数字电位器 1 的阻值 R_1 可取 $\frac{1}{4}R_1$, 数字电位器 2 的阻值 R_2 可取 $\frac{1}{4}R_2$, 考虑到数字电位器能承受的工作电流较小, R_1 和 R_2 的阻值均取 100 k Ω , 对应的数字电位器 R_{11} 和 R_{22} 满量程阻值为 25 k Ω 。当数字电位器 R_{11} 和 R_{22} 的输出电阻取极限

表 2 2 000 路电脉冲信号输出逻辑

输出通道数	上位机控制指令	输出低电平、高电平组合/V
1	(0, 0)	(0, 4)
2	(0, 1)	(0, 4.022)
⋮	⋮	⋮
45	(0, 44)	(0, 4.968)
46	(1, 0)	(0.022, 4)
47	(1, 1)	(0.022, 4.022)
⋮	⋮	⋮
90	(1, 44)	(0.022, 4.968)
⋮	⋮	⋮
2 000	(44, 44)	(0.968, 4.968)

值 0 时, 对应数字电位器的最大工作电流, 均为 0.05 mA。表 2 中通道间 22 mV 的间隔是通过数字电位器实现的, 22 mV 电压差对应数字电位器 1 的步进值约为 683 Ω , 对应数字电位器 2 的步进值约为 441 Ω 。以数字电位器 1 为例, 结合数字电位器满量程阻值 25 k Ω , 数字电位器的位数计算如式(1)所示。

$$\frac{25\ 000}{2^n} \leq 683 \quad (1)$$

由式(1)计算可得 $n \geq 5.2$, 可取 6 bit 的数字电位器。同理, 通过计算可知数字电位器 2 的位数可选 6 bit。

高速开关的开通和关断由 FPGA 控制, 选择的 FPGA 芯片是 JFM7K325T, 该 FPGA 主要功能、电性能兼容 XC7K325T/XQ7K325T, 兼容 900 引脚的封装, 带散热片(盖板), 最大可用 IO 高达 500 个, 可实现 600 MHz 操作, 满足高速开关的控制要求。

3 验证实验及结果分析

驱动控制电路输出的电信号由低电平变为高电平时,光开关导通,同理由高电平变为低电平时,光开关状态发生变化,上升沿越快意味着光开关切

换速度也越快,对应光传输链路的切换时延越小;同样下降沿越快,意味着由一种状态切换到另一种状态的速度越快,光传输链路的切换时延也越小,实验结果如图4和表3所示。

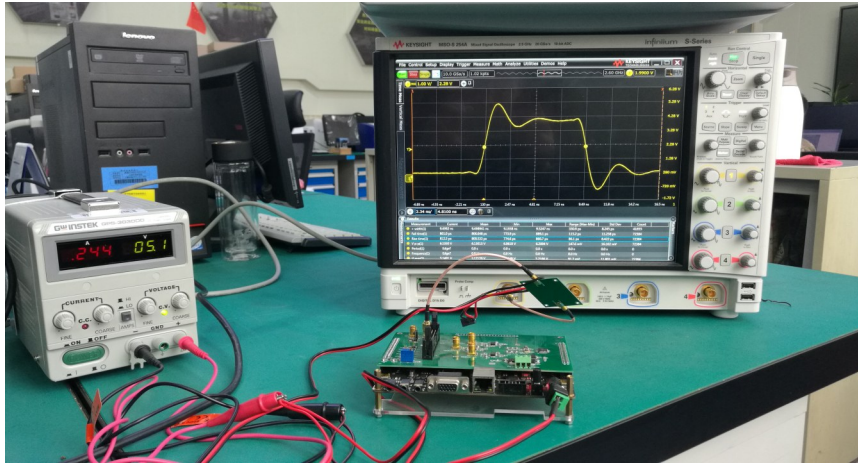


图4 光开关驱动控制实验

表3 光开关驱动控制电路实验结果

指标	最小值	最大值	平均值
上升沿(t_R)	774.6	860.7	809.5
下降沿(t_F)	773.9	889.1	806.6

由表3可知,驱动控制电路的上升沿平均值809.5 ps,下降沿806.6 ps,均小于技术指标不大于2 ns的要求。

4 结论

本文提出了一种大规模光开关阵列驱动控制电路的设计方法,创造性地使用2个数字电位器、1个高速开关实现了驱动控制信号高电平和低电平

的任意可调节。通过将数字电位器设置在分压电阻网络的高电平端,实现了控制信号高电平的幅度可调;通过将数字电位器设置在分压电阻网络的接地端,实现了控制信号低电平的幅度可调;通过FPGA控制高速开关的开通、关断实现了控制信号高低电平的输出。在介绍设计原理的基础上,给出了单路高速、幅度可调光开关控制电路的设计模型,在此基础上,实现了2 000路光开关阵列驱动控制电路。通过实测,控制信号的上升沿809.5 ps,下降沿806.6 ps,均优于现有同类控制电路的设计指标。本文提出的光开关阵列驱动控制电路设计方法,无论对于海量数据光路由的快速切换控制,还是对于高速数据低延时传输都具有重要的意义,有望在全光通信领域得到广泛的应用。

参考文献:

- [1] 周林杰,陆梁军,郭展志,等.集成光开关发展现状及关键技术(特邀)[J].光通信研究,2019(1):13-30.
- [2] 杨凯.4×4光开关矩阵的控制及驱动电路研制[J].光纤与电缆及其应用技术,2002(1):42-46.
- [3] 李运涛,陈少武,余金中.光开关矩阵控制和驱动电路及集成技术的研究进展[J].激光与红外,2005,35(1):7-10.
- [4] 钟昌锦,余志强,周剑超,等.新型4通道2×2光开关的设计[J].光器件,2014(6):20-21.
- [5] 李显尧,俞育德,余金中.硅基热光、电光、全光开关及其阵列的研究进展[J].2013(42):272-279.
- [6] 解明,颜廷胜.有机聚合物热光开关及阵列的研究进展[J].光器件,2016,(8):23-26.
- [7] 曹伟杰.硅基大规模阵列光开关[D].杭州:浙江大学,2021.
- [8] CHENG D M, ZHANG J H, WANG C X, et al. Fluorinated photopolymer cascaded MMI-based integrated optical waveguide switching matrix with encoding functions[J]. Optics Express, 2019,27(9):12883-12898.
- [9] 田澍.单光子计数实验的结果分析[J].西昌学院学报(自然科学版),2013(1):48-50.
- [10] 胡国华,恽斌峰,崔一平.有机聚合物1×32波导热光开关阵列[J].光电子·激光,2015(10):1873-1877.