

基于FPGA的PPM调制解调系统优化设计

杨 媛

(西华师范大学电子信息工程学院,四川 南充 637009)

摘要:为了研究PPM调制解调原理,本文设计了两种PPM调制解调系统。在解调时,系统A首先检测PPM信号的所有边沿信息,并在边沿时刻输出一个标志脉冲,然后根据此脉冲,系统A依次将输出取反,得到解调信号。而系统B则是在系统A的基础上加了一个修正模块,以此来降低对发送端的要求,其原理是,当第一个边沿信号到来时,先判断是上升沿还是下降沿,若是上升沿则维持系统A的输出,若是下降沿,则将系统A的输出取反再输出。实验结果可得:在50 MHz的时钟下,本设计的两种调制解调系统均能对输入数据进行PPM调制解调,又由于系统B增加了修正模块,导致系统B比系统A的总功耗多0.13 mw,逻辑资源多占用2个,但系统B相对于系统A来说,能够降低对发送端的要求。

关键词:PPM调制;解调;边沿信息;修正模块;

中图分类号:TN911.3 **文献标志码:**A **文章编号:**1673-1891(2019)02-0099-04

The Optimum Design of PPM Modulation and Demodulation System Based on FPGA

YANG Yuan

(School of Electronic Information Engineering, China West Normal University, Nanchong, Sichuan 637009, China)

Abstract: To study the principle of PPM modulation and demodulation, we design two kinds of PPM modulation and demodulation systems. In demodulation, system A first detects all edges information of PPM signal and outputs a flag pulse at the edge time; then, based on this pulse, system A will reverse outputs in turn and gets the demodulation signal. With system B, a correction module is added based on system A to reduce the requirements for the transmitter end. The principle for system B goes like this: when the first edge signal arrives, it judges whether it is the rising edge or the falling edge; if it is a rising edge, it maintains the outputs of system A; if it is a falling edge, then it outputs the reversed outputs of system A. The experimental results show that the two kinds of modulation and demodulation systems designed in this paper can modulate and demodulate the input data under the clock of 50MHz. And because of the addition of correction module, system B's total power consumption is 0.13mw higher, and it occupies 2 more logic units than system A does. However, system B can reduce the requirements for the transmitter end compared with system A.

Keywords: PPM modulation; demodulation; edge information; correction module

0 引言

在光通信中,为了提高光的利用率,通常在发送端采用PPM调制^[1-3]。原始信号经过PPM调制后,其信息反应在时隙脉冲位置上。因此接收端收到的信息不能直接的运用在实际中,而必须先将接收信号经过解调,恢复出原始的数据才能使用。PPM调制过程容易实现,所以本文着重讨论PPM解调过程,本文设计了一种解调系统,并对此系统进行了一定的优化,以此来降低对发送端的要

求^[1-4]。

1 PPM调制解调原理

PPM调制是利用时隙脉冲的位置来反应待传送信号的相关信息,其原理如图1所示^[1-4]。



图1 PPM调制解调原理

当数据为0时,则在时隙0上出现一个脉冲,当数据为1时,则在时隙1上出现一个脉冲^[1-3,5-6]。

由此可得调制后的PPM信号的特点:当输入的数据是连续的0或者1时,对应的时隙脉冲之间的间隔是固定的,是3个时隙间隔值;当输入的数据由0变到1,即上升沿,相应的时隙间隔值是4;当输入的数据由1变到0,即下降沿,相应的时隙间隔值是2^[1-3,5-6]。

如此,逆向过程得PPM解调思想:在PPM信号中,当脉冲间隔是3个时钟脉冲,则可以推出传送的数据是连续的0或者连续的1;当脉冲间隔是4个时钟脉冲,则可以推出传送的数据是由0变为1^[1-3,5-6];当脉冲间隔是2个时钟脉冲,则可以推出传送的数据是由1变为0,由此可恢复传送的数据^[1-3,7-8]。

本设计的思路是:分别检测出脉冲间隔是4和2的时刻,即上升沿和下降沿时刻,分别在该时刻输出一个标志脉冲,然后将两个边沿脉冲相加,得到PPM信号的所有边沿信息^[1-3,5-6]。具体过程如下:

调制解调系统A:第一个边沿信号到来,则将输出由0变为1,后面边沿信号到来,依次取反输出,若没有边沿信号则保持输出不变。所以系统A要求发送端在发送数据前,在数据的头部加入一个0,即保证第一个边沿为上升沿^[1-3,9-10]。

调制解调系统B:调制解调系统B是在系统A的基础上加了一个修正模块,其作用是降低对发送端的要求,即不要求发送端在发送数据前,在数据的头部加入一个0,其原理是,当第一个边沿信号到来时,先判断是上升沿还是下降沿,若是上升沿则维持系统A的输出;若是下降沿,则将系统A的输出取反再输出^[1-3,5-6]。其具体实现过程是:在上升沿标志信号到来时,检测系统A得到的初步解调信号是否为0,为0则代表初步解调信号的这个边沿是上升沿,与上升沿标志一致,则初步解调(chubu)输出正确^[1-3,5-6];若为1则代表初步解调信号的这个边沿为下降沿,与上升沿标志不一致,因此将系统A得到的初步解调(chubu)信号取反输出^[1-3,9-10]。

2 PPM调制解调硬件电路

2.1 系统A的硬件电路

系统A的顶层硬件电路如图2所示,该电路由五个模块组成,分别是PPM调制模块(ppmtiaozhi),上升沿检测模块(shangshenyanjianche),下降沿检测(xiajiangyanjianche)、或门(OR2)、判断模块(panduan)^[1-3]。其中,上升沿检测模块、下降沿检测模块、或门以及判断模块构成了PPM解调系

统,见图2。PPM调制模块(ppmtiaozhi)对输入的inn信号进行PPM调制,上升沿检测模块(shangshenyanjianche)用来检测PPM信号中对应的inn信号的上升沿,并在上升沿处输出一个标志脉冲。下降沿检测模块(xiajiangyanjianche)是用来检测PPM信号中对应的inn信号的下降沿,并在下降沿处输出一个标志脉冲。或门(OR2)是将上升沿与下降沿脉冲进行或运算,得到所有的边沿信息^[1-3,9,10]。判断模块(panduan)的功能是当检测到有边沿信号时,将输出取反^[1-3,7,8]。判断模块只对边沿敏感,不具体区分是上升沿还是下降沿,当第一个边沿信号到来,输出就从0变到1,后面边沿信号到来,依次将输出取反。因此对于系统A,要保证得到的解调信号(chubu)无误,则要求发送端在发送数据前,在数据的头部加入一个0,即保证第一个边沿为上升沿^[1-3,11]。

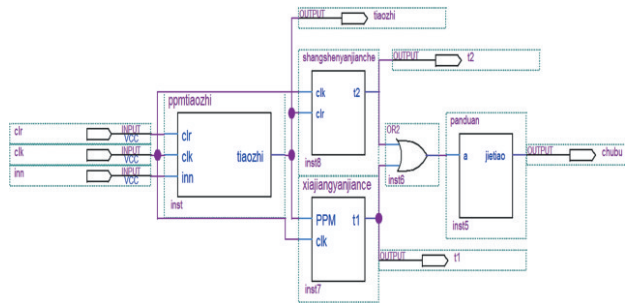


图2 PPM调制解调系统A的硬件电路

2.2 系统B的硬件电路

系统B的顶层硬件电路如图3所示,该电路是在系统A的基础上增加了一个修正模块(xiuzheng),该模块能够降低对发送端的要求^[1-3,11]。对于系统A,当第一个边沿信号到来,输出就从0变到1,若原信号本身的第一个边沿是上升沿,则后面的输出依次按照边沿取反,则无误^[1-3,9-10];若原信号的第一个边沿是下降沿,则输出就应该是从1变到0,因此系统A存在上述缺陷,所以在系统A的基础上增加了一个修正模块,该模块在上升沿标志信号到来时,检测系统A得到的初步解调信号是否为0,

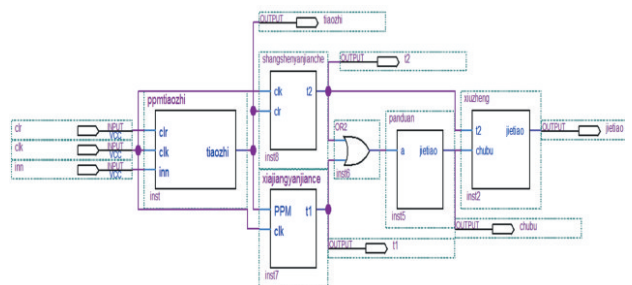


图3 PPM调制解调系统B的硬件电路

为0则代表初步解调信号的这个边沿是上升沿,与上升沿标志一致,则初步解调(chubu)输出正确^[1-3,9,10];若为1则代表初步解调信号的这个边沿为下降沿,与上升沿标志不一致,因此将系统A得到的初步解调(chubu)信号取反输出^[1-3,11]。

3 PPM调制解调仿真结果及分析

3.1 系统A的仿真结果与分析

系统A的仿真结果如图4所示,其中clr是清零信号,clk为50 MHz时钟信号,inn是发送端的数据信号,tiaozhi是输出的PPM调制信号,t1是上升沿标志脉冲信号,t2是下降沿标志脉冲信号,chubu是系统A的解调信号。由仿真图可以看出,当首发位为0时,PPM解调系统A能够正确的输出解调信号^[1-3,5-6]。

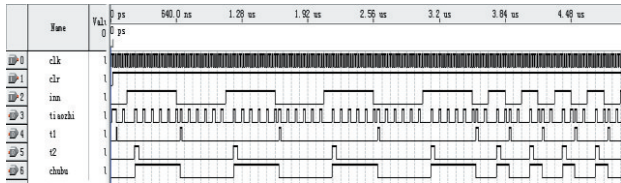


图4 PPM调制解调系统A的仿真结果

图5是系统A的功耗分析图,静态功耗为18.00 mw,I/O功耗为11.78 mw,总功耗为29.78 mw^[1-3,5,6]。

PowerPlay Power Analyzer Status	Successful - Wed Dec 12 20:16:02 2018
Quartus II Version	9.0 Build 132 02/25/2009 SJ Full Version
Revision Name	ppm1
Top-level Entity Name	ppm1
Family	Cyclone II
Device	EP2C5F256C6
Power Models	Final
Total Thermal Power Dissipation	29.78 mW
Core Dynamic Thermal Power Dissipation	0.00 mW
Core Static Thermal Power Dissipation	18.00 mW
I/O Thermal Power Dissipation	11.78 mW
Power Estimation Confidence	Low: user provided insufficient toggle rate data

图5 PPM调制解调系统A的功耗分析图

图6是系统A的资源占用图,组合逻辑占用11个,逻辑单元共占用13个^[1-3,5,6]。

Flow Status	Successful - Wed Dec 12 20:13:56 2018
Quartus II Version	9.0 Build 132 02/25/2009 SJ Full Version
Revision Name	ppm1
Top-level Entity Name	ppm1
Family	Cyclone II
Device	EP2C5F256C6
Timing Models	Final
Met timing requirements	Yes
Total logic elements	13 / 4,608 (< 1 %)
Total combinational functions	11 / 4,608 (< 1 %)
Dedicated logic registers	11 / 4,608 (< 1 %)
Total registers	11
Total pins	7 / 158 (4 %)
Total virtual pins	0
Total memory bits	0 / 119,808 (0 %)
Embedded Multiplier 9-bit elements	0 / 26 (0 %)
Total PLLs	0 / 2 (0 %)

图6 PPM调制解调系统A的资源占用图

3.2 系统B仿真结果与分析

系统B的仿真结果如图7所示,其中clr是清零信号,clk是50 MHz时钟信号,inn是发送端的数据

信号,tiaozhi是输出的PPM调制信号,t1是上升沿标志脉冲信号,t2是下降沿标志脉冲信号,chubu是系统B初步得到的解调信号,jietiao是修正后的解调信号。由仿真图可以看出,当发送端没有给待发送数据的头部加一个0时,即首发位为1时,系统A不能正确的输出解调信号,即chubu与inn反相,经过修正后的系统B能够正确的输出jietiao信号^[1-3,5-6]。

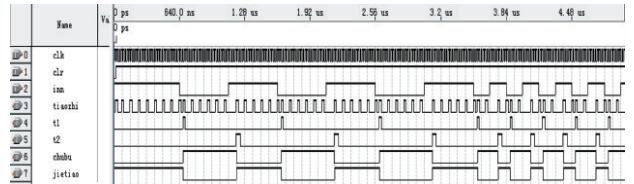


图7 PPM调制解调系统B的仿真结果

图8是系统B的功耗分析图,静态功耗为18.00 mw,I/O功耗为11.91 mw,总功耗为29.91 mw。其中,由于修正模块的存在,导致系统B比系统A总功耗多0.13 mw^[1-3,5-6]。

PowerPlay Power Analyzer Status	Successful - Wed Dec 12 20:19:59 2018
Quartus II Version	9.0 Build 132 02/25/2009 SJ Full Version
Revision Name	ppm1
Top-level Entity Name	ppm1
Family	Cyclone II
Device	EP2C5F256C6
Power Models	Final
Total Thermal Power Dissipation	29.91 mW
Core Dynamic Thermal Power Dissipation	0.00 mW
Core Static Thermal Power Dissipation	18.00 mW
I/O Thermal Power Dissipation	11.91 mW
Power Estimation Confidence	Low: user provided insufficient toggle rate data

图8 PPM调制解调系统B的功耗分析图

图9是系统B的资源占用图,组合逻辑占用13个,逻辑单元共占用15个。其中,由于修正模块的存在,导致系统B比系统A多耗费2个逻辑资源^[1-3,5-6]。

Flow Status	Successful - Wed Dec 12 20:17:16 2018
Quartus II Version	9.0 Build 132 02/25/2009 SJ Full Version
Revision Name	ppm1
Top-level Entity Name	ppm1
Family	Cyclone II
Device	EP2C5F256C6
Timing Models	Final
Met timing requirements	Yes
Total logic elements	15 / 4,608 (< 1 %)
Total combinational functions	13 / 4,608 (< 1 %)
Dedicated logic registers	12 / 4,608 (< 1 %)
Total registers	12
Total pins	8 / 158 (5 %)
Total virtual pins	0
Total memory bits	0 / 119,808 (0 %)
Embedded Multiplier 9-bit elements	0 / 26 (0 %)
Total PLLs	0 / 2 (0 %)

图9 PPM调制解调系统B的资源占用图

4 结语

综上可得,由于系统B增加了修正模块,导致:1)系统B比系统A的总功耗多0.13 mw;2)系统B比

系统A逻辑资源多占用2个;但对于系统A来说,要求发送端给待发送数据的头部加一个0才能输出正确的解调信号,而系统B能够降低对发送端的要求,不论首发位是0还是1都能正确的输出解调信号。虽然系统B相对于系统A来说,资源耗费增大了,但系统B能够降低对发送端的要求,并且多耗费的资

源相对于FPGA芯片微不足道,所以系统B相对来说更好。

当然在后续的工作中会把系统B应用在实际通信中,通过观察系统B接收端的相关参数,以此来进一步分析。

参考文献:

- [1] 杨杰,王剑峰,陈琦.一种基于PPM调制的水下光通信系统设计与仿真[J].计算机与数字工程,2018,46(7):1473-1477.
- [2] 郭永超.基于声光调制 PPM 编码的激光通信技术研究[D].重庆:重庆大学,2017.
- [3] 段吉海,黄智伟.数字通信系统建模与设计[M].北京:电子工业出版社,2004.
- [4] 虞森.高速相干光通信系统中的调制与解调技术研究[D].北京:北京邮电大学,2018.
- [5] 涂焱阳.大气激光通信 PPM 调制解调系统研究与设计[D].北京:中国科学院大学,2018.
- [6] 王鸿喜,贺锋涛,湛飞,等.基于PPM的水下LED蓝光通信系统设计[J].无线光通信,2018,(7): 46-50.
- [7] 曹勇,王树炜,邵思杰.基于FPGA的激光通信通用PPM调制模块设计[J].装甲兵工程学院学报,2017,31(3): 85-88.
- [8] 马爽,吴志勇,高世杰,等.改进的大气激光通信 PPM 调制解调系统设计[J].哈尔滨工业大学学报,2016,48(5): 105-109.
- [9] 胡昊,张骁,刘敏,等.基于FPGA的PPM可见光通信系统的仿真与实现[J].中国激光,2018,45(3): 1-8.
- [10] 徐涛,温东,姜波,等.基于PPM调制解调的蓝绿激光通信系统[J].无线光通信,2016,(9): 47-49.
- [11] 杜劲松.基于LDPC编码与PPM调制的水下光通信研究[D].南京:南京邮电大学,2017.

(责任编辑:曲继鹏)

(上接第69页)

参考文献:

- [1] 叶丽霞.城市公共自行车调度系统研究[D].南京:南京理工大学,2013.
- [2] 刘登涛,方文道,章坚民,等.公共自行车交通系统调度算法[J].计算机系统应用,2011,20(9):112-116.
- [3] KLOMULLNER C, PAPAZEK P, HU B. Balancing bicycle sharing systems:an approach for the dynamic case[J]. Evolutionary Computation in Combinatorial Optimization,2014,8600:73-84.
- [4] 胡列格,夏云,王佳,等.城市公共自行车高峰期需求不均衡的调度优化研究[J].铁道科学与工程学报,2015,12(2):441-448.
- [5] 柳祖鹏,李克平,朱晓宏.基于蚁群算法的公共自行车站间调度优化[J].交通信息与安全,2012,30(4):71-74.
- [6] PAPAZEK P, GUNTHER R, MARIAN R H, *et al.* APILOT/VND/GRASP hybrid for the static balancing of public bicycle sharing system[J].Computer Aided System Theory-EUROCAST 2013, Lecture Notes in Computer Science,2013,8111:372-379.
- [7] 胡成玉,姚宏,颜雪松.基于多粒子群协同的动态多目标优化算法及应用[J].计算机研究与发展,2013,50(6):1313-1323.
- [8] CHERKASSKY B V, GOLDBERG A V. On implementing the push- relabel method for maximum flow problem[J]. Algorithmica,1997(19):390-41.

(责任编辑:蒋召雪)