

基于FPGA的脉冲参数测量系统

陈元莉^a, 谭 劲^b

(西华师范大学 a.电子信息工程学院; b.网络中心, 四川 南充 637002)

摘要:该系统是基于FPGA和单片机AT89S52的脉冲参数测试系统,能够测量脉冲信号的周期、频率、占空比、脉宽等参数。首先由FPGA提供一个频率为50 MHz的信号源作为标准信号源,并在FPGA中构造2个32位的计数器,用来测量被测信号的各个参数,最后将测量结果送入单片机中处理并显示。整个系统主要由按键电路、门控电路、2个32位计数器和显示电路等模块组成。通过测试该系统抗干扰能力强,测量数据稳定可靠,测量精度高。

关键词:计数器;标准信号源;等精度测量;占空比;脉宽

中图分类号: TM935.4 **文献标志码:** A **文章编号:** 1673-1891(2018)02-0039-03

The Pulse Signal Measuring System Based on FPGA

CHEN Yuan-li^a, TAN Jing^b

(a. School of Electronic Information Engineering; b. Network Center, China West Normal University, Nanchong, Sichuan 637002, China)

Abstract: The system is a pulse signal measuring system based on FPGA and microcontroller, and is capable of measuring the signal parameters such as the signal period, the frequency, the duty cycle and pulse width of an input pulse signal. A signal with a frequency of 50MHz is first provided by FPGA as the calibration signal, and two 32 bit counters is constructed in FPGA, so pulse signal parameters can be measured in FPGA, and measured data is transferred to microcontroller, and processed measurement result by microcontroller is displayed on LED. The whole system consists of key circuit, gating circuit, two 32 bit counters, and the digital display circuit so on. The system has strong anti-interference ability and can obtain stable and reliable data with a high degree of accuracy.

Keywords: counter; calibration signal source; equal precision measurement; duty cycle; pulse width

目前在测量领域里,脉冲信号既可作为已知的激励信号,又可作为未知的被测信号。当作为未知的被测信号,对其参数(周期、频率、脉宽、占空比)测试更显重要^[1],本系统采用由FPGA构造的2个32位计数器对相关参数进行测量,并将测量结果送入单片机中进行处理,将处理的结果用LED显示器显示出来,该系统测量精度高,工作稳定可靠。

1 测量原理

1.1 频率测量的基本原理

根据频率的定义,通过计数器统计出在1 s时间内被测信号的脉冲个数N为被测信号的频率,测量原理如图1所示。

1.2 等精度频率测量原理

等精度测量的基本方法是,设置2个计数器,在相同的时间里分别对标准信号和被测信号计数,设

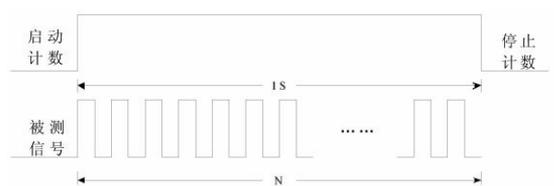


图1 频率测量的基本原理

标准信号频率用 f_s 表示,计数值用 N_s 表示,被测信号频率用 f_x 表示,计数值用 N_x 表示,则:

$$\frac{N_s}{f_s} = \frac{N_x}{f_x}$$

$$f_x = \frac{N_x}{N_s} f_s \quad (1)$$

本系统采用50 MHz的信号作为标准信号源,只要测得计数值,就可以算出被测信号的频率,等精度测频法可以获得更高的测量精度、更宽的测量范围,本系统采用此法测量频率,测量原理如图2所

示。

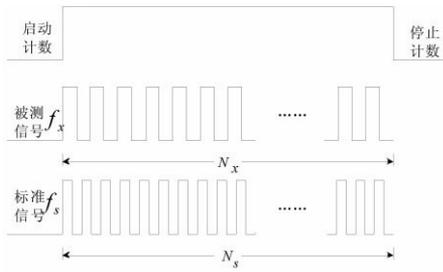


图2 等精度频率测量原理

1.3 周期测量原理

利用被测信号控制门电路,当被测信号的上升沿到来时,打开控制门电路,启动计数器对标准信号计数,当被测信号的下一个上升沿到来时,关闭控制门电路,停止计数器计数,设控制门打开期间的计数值为 N_s ,则信号的周期 T_x 可用下式计算:

$$T_x = N_s T_s \quad (2)$$

测量原理如图 3 所示。

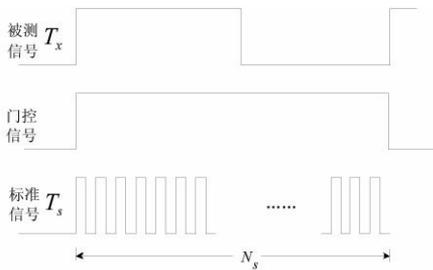


图3 周期测量原理

1.4 脉宽测量原理

利用被测信号控制门电路,当被测信号的上升沿到来时,打开控制门电路,启动计数器对标准信号计数,当被测信号的下降沿到来时,关闭控制门电路,停止计数器计数,设控制门打开期间的计数值为 N_s ,则信号的脉宽 P_x 可用下式计算:

$$P_x = N_s T_s \quad (3)$$

1.5 占空比测量原理

利用被测信号控制门电路,当被测信号的上升沿到来时,打开控制门电路,启动计数器对标准信号计数,当被测信号的下降沿到来时,关闭控制门电路,停止计数器计数,设高电平持续期间计数值为 N_1 ,然后再利用门控电路测量被测信号一个周期内对标准信号的计数值 N_s ,则信号的占空比 D_x 可用下式计算:

$$D_x = \frac{N_1 T_s}{N_s T_s} = \frac{N_1}{N_s} \quad (4)$$

2 系统硬件电路的构成

2.1 系统的总体结构

本系统由单片机 AT89s52 和 FPGA 组成,由

FPGA 构造 2 个 32 位计数器分别对标准信号和被测信号进行计数,测量周期、脉宽及占空比所需门控电路也由 FPGA 构造,32 位计数结果通过多路选择器按 8 位一组通过 P2 口送往单片机进行处理和显示,单片机部分由按键电路,显示电路等组成,P0 口用来进行功能选择并传送相应控制信号控制 FPGA 的工作,系统总体结构框图如图 4 所示。

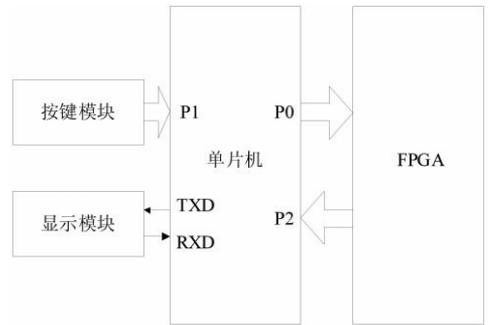


图4 系统总体结构框图

2.2 按键电路

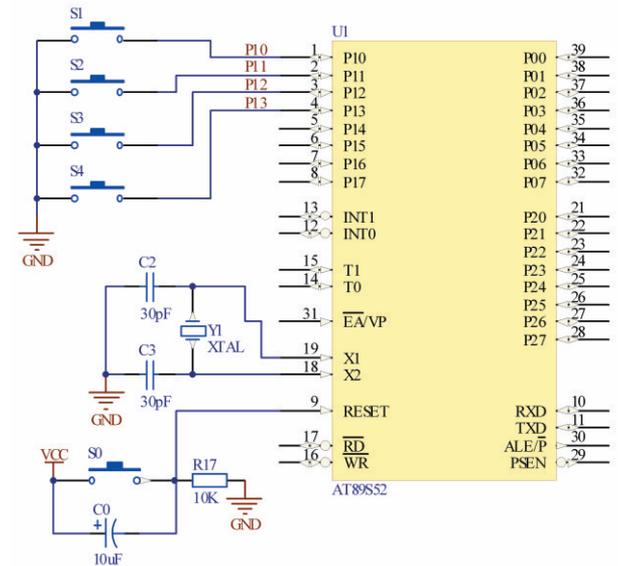


图5 按键电路

系统中设置 4 个功能键,一个复位键,其中 S0 为复位键,S1,S2,S3,S4 分别为测周期键、测频率键、测脉宽键、测占空比键,与 P1.0 ~ P1.3 相连,P1 剩余端口可用于扩充其它功能。

2.3 显示电路

显示电路采用静态显示,单片机的串行口工作在同步输出方式下,单片机的 TXD 端为同步脉冲输出分别接 8 个 74LS164 的时钟端,而单片机的 RXD 端用串行输出待显示的数据,通过 8 片 74LS164 作串并转换后,分别接 8 个 LED 显示器,显示器电路如图 6 所示。

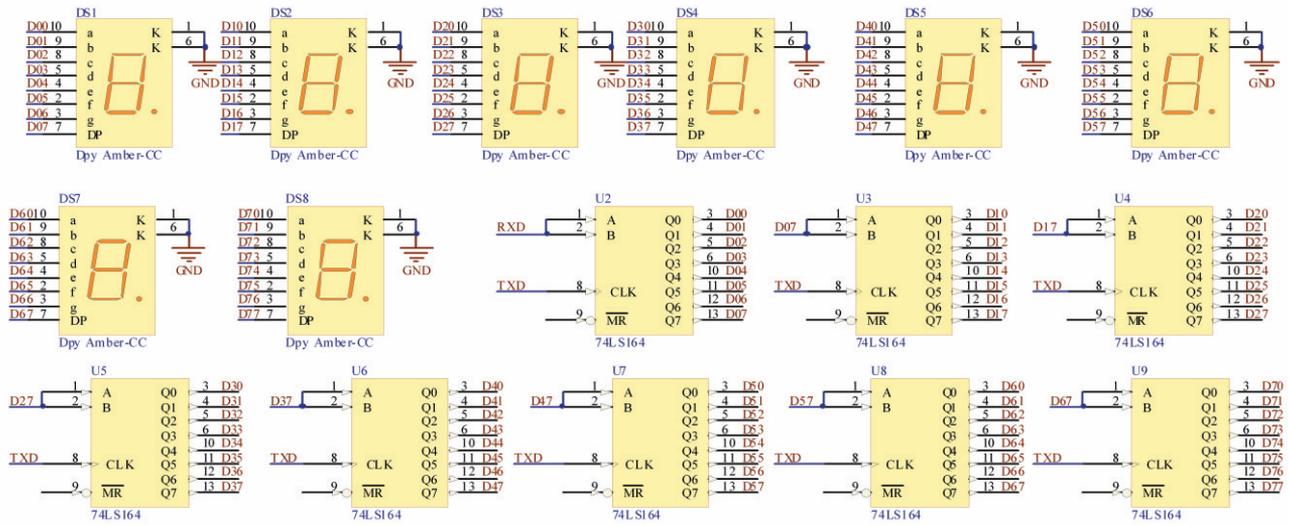


图6 静态显示电路

2.4 FPGA 内部电路

FPGA 内部电路如图7所示,电路由一个D触发器,2个多路选择器,一个门控电路,2个32位计数器组成。其中门控电路根据具体功能用来控制计数器的启停时间,核心部分为2个32位计数器,分别用于对标准信号和待测信号计数,并将计数结果通过多路选择器送往单片机进行处理并显示。

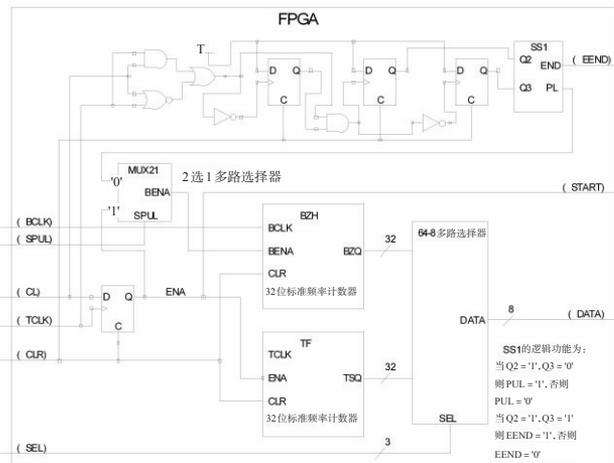


图7 FPGA内部电路

3 软件设计

单片机部分主要是进行系统功能选择,并根据功能送出响应的控制信号去控制FPGA中计数器的

工作,待计数停止后,读取计数器的计数结果,根据相关公式计算后得到待测参数值,最后送显示器显示,软件流程图如图8所示。

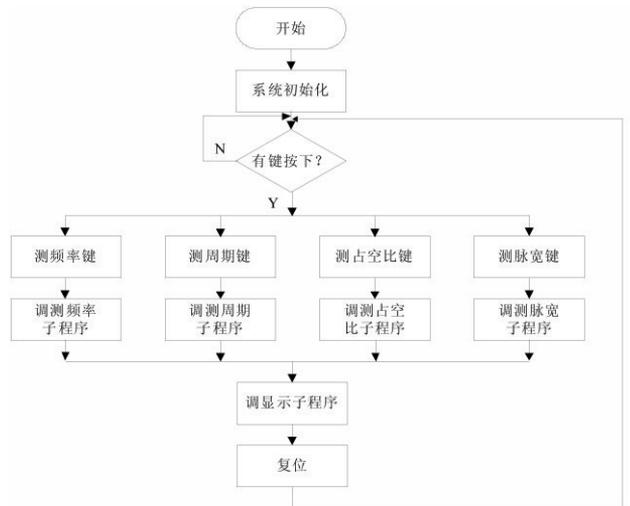


图8 主程序流程图

4 结语

通过综合测试,该系统可以测量频率为10~50 MHz的方波信号的频率、周期、占空比、脉宽等参数,并能在8位LED数码管显示器上显示结果。整个系统测量精度高,测量参数稳定可靠,如果在系统中提高标准信号的频率值,可以进一步提高测量频率范围。

参考文献:

- [1] 吴云靖,董思生,庞宇,等.基于单片机的便携式脉冲信号参数测试仪[J].研究与开发,2009,28(12):47-50.
- [2] 张国勤.基于单片机与FPGA的等精度频率设计[J].四川兵工学报,2015(12):47-58.
- [3] 张杰,姚剑,叶林,等.频率测量的新方法[J].工业仪表与自动化装置,2003(1):39-47.
- [4] 林占江.电子测量技术[M].北京:电子工业出版社,2012:162-166.
- [5] 汤易.提高小信号测量精确度的策略研究[J].硅谷,2014(18):20-24.
- [6] 王丽琴,史航.数字频率计的设计[J].时代农机,2015(12):10-20.

(责任编辑:曲继鹏)